

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-21607

(P2000-21607A)

(43) 公開日 平成12年1月21日 (2000.1.21)

(51) Int.Cl.	識別記号	F I	テマコード* (参考)
H 0 1 C	7/02	H 0 1 C	7/02
	7/04		7/04
	17/06		17/06
			N

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願平10-191579

(22) 出願日 平成10年7月7日 (1998.7.7)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 古川 昇

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72) 発明者 川瀬 政彦

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(74) 代理人 100086597

弁理士 宮▼崎▲ 主税 (外1名)

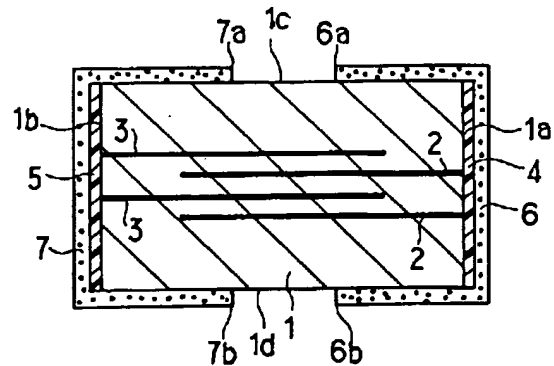
最終頁に続く

(54) 【発明の名称】 チップサーミスタの製造方法

(57) 【要約】

【課題】 外部電極上にめっき層を形成する際の電解めっき液によるサーミスタ素体の腐食の影響を低減することができるチップサーミスタを効率良く低コストで生産する。

【解決手段】 内部電極2, 3を有したサーミスタ素体1の端面1a, 1b上に樹脂層4, 5を形成し、ガラスまたは無機物のペースト中にディッピングすることにより絶縁層6, 7を形成した後、焼成により絶縁層4, 5を脱脂して除去することにより、端面1a, 1b上の絶縁層を除去し、サーミスタ素体1の両主面1c, 1d及び両側面の上のみ絶縁層6, 7を残した後、外部電極を形成し、その上にめっき層を形成することを特徴としている。



(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開2000-21607

(P2000-21607A)

(43)公開日 平成12年1月21日(2000.1.21)

(51)Int.Cl.	識別記号	F I	キーワード(参考)
H 0 1 C	7/02	H 0 1 C	5 E 0 3 2
	7/04		5 E 0 3 4
	17/06	17/06	N

審査請求 未請求 請求項の数4 OL (全 6 頁)

(21)出願番号 特願平10-191579

(22)出願日 平成10年7月7日(1998.7.7)

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 古川 昇

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72)発明者 川瀬 政彦

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(74)代理人 100086597

弁理士 宮▼崎▲ 主税 (外1名)

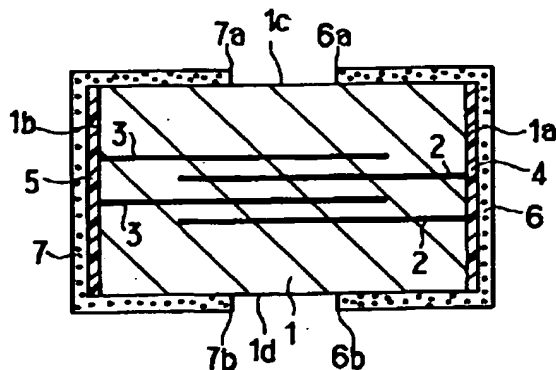
最終頁に続く

(54)【発明の名称】 チップサーミスタの製造方法

(57)【要約】

【課題】 外部電極上にめっき層を形成する際の電解めっき液によるサーミスタ素体の腐食の影響を低減することができるチップサーミスタを効率良く低コストで生産する。

【解決手段】 内部電極2, 3を有したサーミスタ素体1の端面1a, 1b上に樹脂層4, 5を形成し、ガラスまたは無機物のペースト中にディッピングすることにより絶縁層6, 7を形成した後、焼成により絶縁層4, 5を脱脂して除去することにより、端面1a, 1b上の絶縁層を除去し、サーミスタ素体1の両主面1c, 1d及び両側面の上のみ絶縁層6, 7を残した後、外部電極を形成し、その上にめっき層を形成することを特徴としている。



【特許請求の範囲】

【請求項1】 サーミスタ素体と、該サーミスタ素体の内部に設けられ、一方端部がサーミスタ素体の端面にまで延びる内部電極と、該内部電極の一方端部と電気的に接続されるように前記サーミスタ素体の端面上に設けられ、さらに前記サーミスタ素体の両主面及び両側面上に延びる外部電極と、該外部電極上を覆うように設けられるめっき層とを備えるチップサーミスタの製造方法であって、

前記内部電極を有した前記サーミスタ素体の端面上に樹脂層を形成する工程と、

前記樹脂層を形成したサーミスタ素体の端面を含むサーミスタ素体の端部をガラスまたは無機物のペースト中にディッピングして絶縁層を形成し、サーミスタ素体の両主面及び両側面上の該絶縁層の端部が前記外部電極の両主面及び両側面上の端部より中央部側に位置するように形成する工程と、

前記サーミスタ素体の端面上の前記樹脂層を焼成により脱脂し除去すると共に、前記サーミスタ素体の両主面及び両側面上の前記絶縁層を焼き付ける工程と、

前記サーミスタ素体の端面上の前記絶縁層を除去して前記絶縁層を前記サーミスタ素体の両主面及び両側面上にのみ残す工程と、

前記サーミスタ素体の両主面及び両側面上の前記絶縁層の上及び前記サーミスタ素体の端面上に外部電極を形成する工程と、

前記外部電極の上にめっき層を形成する工程とを備えるチップサーミスタの製造方法。

【請求項2】 前記サーミスタ素体の両主面及び両側面上の前記絶縁層の端部が、前記外部電極の端部と同じかサーミスタ素体の中央部側に位置するように形成されている請求項1に記載のチップサーミスタの製造方法。

【請求項3】 前記外部電極がディッピングにより形成される請求項1または2に記載のチップサーミスタの製造方法。

【請求項4】 前記絶縁層がガラス膜である請求項1～3のいずれか1項に記載のチップサーミスタの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、例えば、温度補償回路、温度検出素子、回路保護用素子等に用いられるチップサーミスタに関するものであり、より詳細には、半田を用いてプリント回路基板上に表面実装されるチップサーミスタに関するものである。

【0002】

【従来の技術及び発明が解決しようとする課題】従来、正の抵抗温度特性もしくは負の抵抗温度特性を有する半導体セラミックスを用いたチップサーミスタが、温度補償回路、温度検出素子、回路保護用素子などにおいて幅

広く用いられている。また、プリント回路基板等に半田を用いて表面実装し得るチップサーミスタとして種々の構造のものが提案されている。

【0003】このようなチップサーミスタの構造として、サーミスタ素体内に複数の内部電極を設け、この内部電極と電気的に接続される外部電極をサーミスタ素体の端面を含む面に形成したチップサーミスタが知られている。このようなチップサーミスタにおいては、一般に外部電極を半田付けすることにより基板上に表面実装される。半田付けの際の半田濡れ性を改善するため、外部電極の上にNi-Snなどのめっき層を形成する方法が知られている。これらのめっき層は、一般に電解めっきにより形成されるが、めっき層を形成する際、電解めっき液によりセラミック素体が腐食し、抵抗値が変化すると共に、抵抗値にばらつきが生じるという問題があった。

【0004】このような問題を解消する方法として、特許公報第2591205号においては、外部電極を形成する端面部分以外のサーミスタ素体の全面に、ガラスペーストを塗布または印刷し、これを焼成してガラス層を形成する方法が提案されている。外部電極が形成される領域以外のサーミスタ素体の上にはガラス層が設けられているので、外部電極上にめっき層を電解めっき法により形成する際、電解めっき液によるサーミスタ素体の腐食を防止することができる。

【0005】しかしながら、このような方法によれば、外部電極を形成しようとする部分以外のサーミスタ素体の表面にガラスペーストを塗布または印刷する必要があるため、塗布または印刷の位置精度が必要となり、このため製造工程が複雑となり、効率的に多量に生産することができず、高コストになるという問題があった。

【0006】特開平8-236307号公報においては、サーミスタ素体の端面にレジスト樹脂を設けた後、サーミスタ素体の全面に無電解Ni-Bめっきを施してNi-Bの金属めっき層を形成した後、サーミスタ素体の端面上のレジスト樹脂とその上の金属めっき層を除去し、その後に金属めっき層を酸化させて絶縁性の酸化物膜を形成する方法が提案されている。セラミック素体の端面上のレジスト樹脂は、アルコール中で超音波洗浄することにより除去される。このような方法では、超音波洗浄を用いてレジスト樹脂を除去する必要がある、また熱処理によってNi-B膜を酸化させて酸化物膜とする必要がある。従って、製造工程が複雑であり、効率的に量産することができず、高コストになるという問題があった。

【0007】本発明の目的は、外部電極上にめっき層を形成する際の電解めっき液による腐食の影響を低減することができるチップサーミスタを、効率良く低コストで生産することができる製造方法を提供することにある。

【0008】

【課題を解決するための手段】請求項1に記載の発明は、サーミスタ素体と、該サーミスタ素体の内部に設けられ、一方端部がサーミスタ素体の端面にまで延びる内部電極と、該内部電極の一方端部と電気的に接続されるようにサーミスタ素体の端面上に設けられ、さらにサーミスタ素体の両主面及び両側面上に延びる外部電極と、該外部電極上を覆うように設けられるめっき層とを備えるチップサーミスタの製造方法であって、内部電極を有したサーミスタ素体の端面上に樹脂層を形成する工程と、樹脂層を形成したサーミスタ素体の端面を含むサーミスタ素体の端部をガラスまたは無機物のペースト中にディッピングして絶縁層を形成し、サーミスタ素体の両主面及び両側面上の該絶縁層の端部が前記外部電極の両主面及び両側面上の端部より中央部側に位置するように形成する工程と、サーミスタ素体の端面上の樹脂層を焼成により脱脂し除去すると共に、サーミスタ素体の両主面及び両側面上の絶縁層を焼き付ける工程と、サーミスタ素体の端面上の前記絶縁層を除去して絶縁層をサーミスタ素体の両主面及び両側面上にのみ残す工程と、サーミスタ素体の両主面及び両側面上の絶縁層の上及びサーミスタ素体の端面上に外部電極を形成する工程と、外部電極の上にめっき層を形成する工程とを備えることを特徴とする。

【0009】本発明によれば、ガラスまたは無機物のペースト中にサーミスタ素体の端部をディッピングすることにより絶縁層を形成することができ、外部電極を形成するサーミスタ素体の端面の絶縁層は樹脂層を焼成して脱脂することにより除去することができる。従って、電解めっき液による腐食の影響を低減することができるチップサーミスタを従来より簡易な製造工程で製造することができる。従って、従来に比べ効率よく低コストで多量に生産することができる。

【0010】請求項2に記載の発明は、請求項1に記載の発明において、サーミスタ素体の両主面及び両側面上の絶縁層の端部が、外部電極の端部と同じかサーミスタ素体の中央部側に位置するように形成されることを特徴としている。本発明者らは、必ずしも従来技術のように外部電極間のサーミスタ素体の表面全体がガラス膜などで被覆される必要がないことに着目し、絶縁層の形成をディッピング法により形成し得ることを見出した。

【0011】すなわち、外部電極上にめっき層を形成する際の電解めっき液による腐食は、サーミスタ素体の主面上の外部電極の端部近傍の下面まで生じ易く、この部分での腐食が抵抗値の変化や抵抗値のばらつきに大きく影響する。従って、外部電極の電極端部近傍の領域においてセラミック素体の表面を絶縁層で被覆しておけば、必ずしもセラミック素体全体を被覆しなくともよく、サーミスタ素体の中央部の部分には絶縁層が形成されていなくてもよい。

【0012】絶縁層の端部は、上述のように、外部電極

の端部と同じか、さらに好ましくは0.1~0.2mmサーミスタ素体の中央側に位置するように形成されることが好ましい。絶縁層の端部がこのような位置となるように形成されることにより、外部電極の端部近傍の下面におけるセラミック素体の腐食を防止することができ、電解めっき液による腐食の影響を低減することができる。

【0013】請求項3に記載の発明においては、外部電極がディッピングにより形成される。このように外部電極をディッピングにより形成することにより、絶縁層と同様の方法で形成することができ、さらに製造工程を簡易にし、効率良く多量に生産することが可能になる。

【0014】請求項4に記載の発明によれば、絶縁層がガラス膜から形成される。絶縁層として、ガラス膜を形成することにより、電解めっき液による腐食の影響を安価な材料で効率よく低減することができる。

【0015】本発明（請求項1~4に記載の発明）において、サーミスタ素体の端面上に形成される樹脂層は、焼成により分解し除去することができるものであれば特に限定されるものではないが、例えば、ポリビニルアルコール、ワックス、酢酸ビニル、アクリル樹脂などを用いることができる。

【0016】絶縁層は、上述のようにガラスまたは無機物のペースト中にディッピングすることにより塗布し、これを焼き付けることにより形成することができる。ガラスまたは無機物のペーストとしては、例えば、ホウケイ酸亜鉛、ホウケイ酸鉛などが挙げられる。

【0017】サーミスタ素体の端面上の樹脂層は、上述のように焼成により脱脂し除去することができる。樹脂層が脱脂して除去されることにより、サーミスタ素体の端面上の絶縁層の密着強度が低下するので、これをパレル等で処理することにより端面上の絶縁層を除去することができ、絶縁層をサーミスタ素体の両主面及び両側面上にのみ残すことができる。

【0018】外部電極を形成する材料としては、Ag-Pd、Agなどが挙げられる。このような外部電極は、例えば、これらの金属または合金の粉末、溶剤、バインダからなる電極材料ペーストを用い、これに浸漬（ディッピング）させて付着させた後、焼き付けることにより形成することができる。外部電極上に形成するめっき層としては、一般に半田濡れ性の良好なめっき層を形成する。このようなめっき層としては、Ni-Sn、Ni-Sn/Pb、Ni-Ag、Ni-Cu、Ni-Auなどが挙げられる。

【0019】本発明におけるチップサーミスタは、正の抵抗温度特性を有するサーミスタ素体及び負の抵抗温度特性を有するサーミスタ素体のいずれを用いるものであってもよい。従って、本発明の製造方法は、PTCサーミスタ及びNTCサーミスタのいずれに対しても適用することができるものである。

【0020】

【発明の実施の形態】図1～図3は、本発明に従うチップサージスタの製造工程の一例を示す断面図である。

【0021】図1を参照して、サーミスタ素体1内には、内部電極2及び3が設けられており、内部電極2の一方端部は、サーミスタ素体1の端面1aにまで延び、内部電極3の一方端部は、サーミスタ素体1の端面1bにまで延びている。

【0022】まず、このようなセラミック素体1の端面1a及び1bの上に、樹脂溶液を塗布し乾燥することにより、樹脂層4及び5が形成される。これらの樹脂層4及び5を形成したサーミスタ素体1を、例えばホウケイ酸ガラスペーストなどのガラスまたは無機物のペースト中に端面1aまたは端面1bを下にしてディッピングすることにより、サーミスタ素体1の両端部の上に絶縁層6及び7をそれぞれ形成する。これらの絶縁層6及び7の端部6a及び7aが、後述する図3に示す外部電極8及び9の端部8a及び9aより中央部側に位置するように、絶縁層6及び7が形成される。

【0023】次に、例えば400～600℃に加熱することにより樹脂層4及び5を熱分解して脱脂し、除去する。これと共に、絶縁層6及び7が焼き付けられる。端面1a及び1b上の絶縁層6及び7は、下地の樹脂層4及び5が脱脂し除去されているので、簡単に剥離除去される状態となっている。これに対し、主面1c及び1d上の絶縁層6及び7は、セラミック素体1上に焼き付けられた状態となり強固な膜となる。

【0024】次に、このような状態のセラミック素体をバレル等で処理することにより剥離除去されやすくなっている端面1a及び1b上の絶縁層6及び7を除去し、主面1c及び1d上の絶縁層6及び7のみ残す。

【0025】図2は、このようなバレル処理等の後の状態を示す断面図である。図2に示すように、絶縁層6及び7は、主面1c及び1d上のみ残されており、端面1a及び1b上の絶縁層6及び7は除去されている。

【0026】次に、Ag-Pdなどの外部電極形成用ペーストに、サーミスタ素体1の端面1a及び端面1bをディッピングし、その後焼き付けて、図3に示すような外部電極8及び9を形成する。外部電極8の主面1c、1d上の端部8a及び8bは、絶縁層6の端部6a及び6bよりも端面側に位置するように形成される。同様に、外部電極9の主面1c、1d上の端部9a及び9bも、絶縁層7の端部7a及び7bより端面側に位置するように形成される。

【0027】次に、外部電極8及び9を覆うように、電解めっき法によりNi-Snなどからなるめっき層10及び11を形成する。図4は、絶縁層6及び7の端部6a及び7aと、外部電極8及び9の端部8a及び9aとの位置関係を説明するための断面図である。絶縁層6の端部6aは、外部電極8の端部8aとの距離 L_1 が0、

15mmだけ中央部側に位置するように形成されている。同様に、絶縁層7の端部7aも、外部電極9の端部9aに対し、同等の距離中央部側に位置するように形成されている。

【0028】本実施例においては、外部電極8及び9の端部8a及び9aがセラミック素体1と接する部分に絶縁層6及び7を設けているので、外部電極8及び9の上にめっき層10及び11を形成する際の電解めっき液によるセラミック素体1の腐食を低減することができる。

【0029】図5及び図6は、このようなセラミック素体の腐食の低減効果を説明するための断面図である。図5は、本発明に従い絶縁層6及び7が外部電極8及び9の端部とセラミック素体1との間の界面に設けられている実施例のチップサージスタを示している。図6は、図5に示すチップサージスタにおいて、絶縁層6及び7が設けられていない比較例のチップサージスタを示している。

【0030】図6に示す比較例のチップサージスタにおいては、外部電極8及び9間の広い領域にわたると共に外部電極の端部の下面までセラミック素体1の主面1c及び1dが腐食されている。これに対し、図5に示す実施例のチップサージスタにおいては、絶縁層6及び7が設けられている領域及び絶縁層の端部に下面は腐食されておらず、絶縁層6及び7の間の領域で腐食が生じている。従って、抵抗値の変化やばらつきに最も影響を与えやすい外部電極8及び9の端部8a及び9aと、セラミック素体1との間の界面領域での腐食が防止されている。従って、本発明に従えば、めっきの際の腐食による抵抗値の変化及び抵抗値のばらつきを低減することができる。

【0031】なお、上述した主面1c及び1dに係る説明は、図1～図6に示した断面図において、図示される面に関するものであるが、図1～図6の断面図において、図示されない手前側と向こう側の両側面についても、主面1c及び1dと同様に、絶縁層6及び7、外部電極8及び9、めっき層10及び11が形成されている。

【0032】また、図4において、絶縁層の端部6aと外部電極の端部8aとの距離 L_1 が0.15mmの場合について説明したが、 $L_1 \geq 0$ であれば、外部電極の端部の下面が腐食されないため、抵抗値のばらつきが低減できる。

【0033】また、絶縁層は両主面全体にわたって形成されてもよい。

【0034】

【発明の効果】請求項1に記載の発明によれば、サーミスタ素体の端面上に樹脂層を形成し、この樹脂層を覆うようにディッピングすることにより絶縁層を形成させた後、樹脂層を焼成により脱脂してサーミスタ素体の端面上の絶縁層を除去し、サーミスタ素体の両主面及び両側

面上にのみ絶縁層を残している。このようにディッピングにより絶縁層を形成しているため、効率良く量産することができ、低コストで製造することができる。

【0035】また、絶縁層の端部が、外部電極の両主面及び両側面上の端部と同じ中央部側に位置するように形成されているので、抵抗値の変化やばらつきに最も影響を与えやすい外部電極の端部近傍を絶縁層で被覆することができ、めっき液による腐食の影響を有効に低減することができる。

【0036】請求項2に記載の発明によれば、抵抗値の10
変化やばらつきに最も影響を与えるセラミック素体の領域を絶縁層によって被覆することができるので、より有効的に抵抗値の変化やばらつきを低減することができる。

【0037】請求項3に記載の発明によれば、外部電極も、絶縁層と同様のディッピングにより形成することができるので、より効率的にチップサーミスタを生産することができる。

【0038】請求項4に記載の発明によれば、絶縁層の20
形成材料としてより安価で扱い易いガラス膜を形成するので、より効率的に、より低コストで生産することができる。

【図面の簡単な説明】

【図1】本発明に従う一実施例のチップサーミスタの製造工程を示す図であり、サーミスタ素体の端面上に樹脂層を形成した後ディッピングにより絶縁層を形成した状

態を示す断面図。

【図2】本発明に従う一実施例のチップサーミスタの製造工程を示す図であり、樹脂層を焼成により脱脂し、サーミスタ素体の端面上の絶縁層を除去した後の状態を示す断面図。

【図3】本発明に従う一実施例のチップサーミスタの製造工程を示す図であり、外部電極を形成した後、その上にめっき層を形成した状態を示す断面図。

【図4】本発明に従う一実施例のチップサーミスタにおける絶縁層の端部と外部電極の端部の位置関係を説明するための断面図。

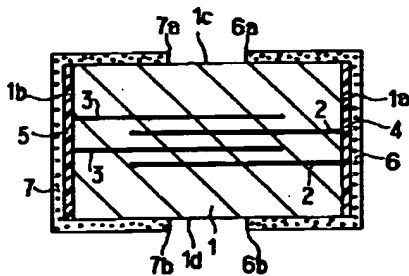
【図5】本発明に従う一実施例における電解めっきの際のサーミスタ素体の腐食状態を示す断面図。

【図6】比較例のチップサーミスタにおける電解めっきの際のサーミスタ素体の腐食状態を示す断面図。

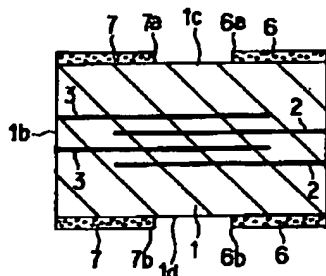
【符号の説明】

- 1…サーミスタ素体
- 1a, 1b…サーミスタ素体の端面
- 1c, 1d…サーミスタ素体の主面
- 2, 3…内部電極
- 4, 5…樹脂層
- 6, 7…絶縁層
- 6a, 6b, 7a, 7b…絶縁層の端部
- 8, 9…外部電極
- 8a, 8b, 9a, 9b…外部電極の端部
- 10, 11…めっき層

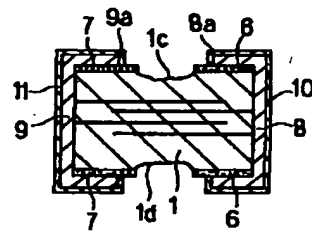
【図1】



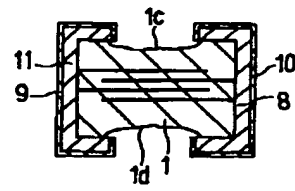
【図2】



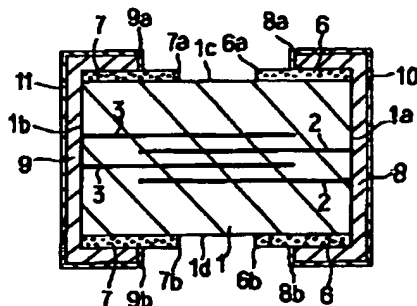
【図5】



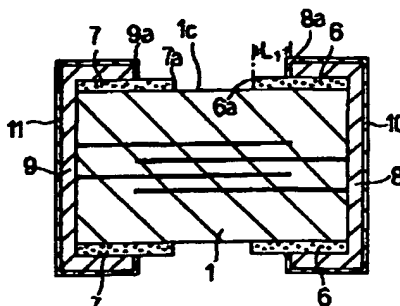
【図6】



【図3】



【図4】



フロントページの続き

Fターム(参考) 5E032 AB01 BA23 BB08 CA02 CC06
CC16 DA03
5E034 AA07 AA09 AB01 BA09 BB01
DA02 DA07 DB04 DC03 DC09
DE12